



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Patentschrift
⑩ DE 199 29 307 C 1

⑤① Int. Cl. 7:
H 01 L 21/3205
H 01 L 21/768
H 01 L 21/8239
C 23 C 14/08 ...

②① Aktenzeichen: 199 29 307.4-33
②② Anmeldetag: 25. 6. 1999
④③ Offenlegungstag: -
④⑤ Veröffentlichungstag
der Patenterteilung: 9. 11. 2000

DE 199 29 307 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑦③ Patentinhaber:
Siemens AG, 80333 München, DE

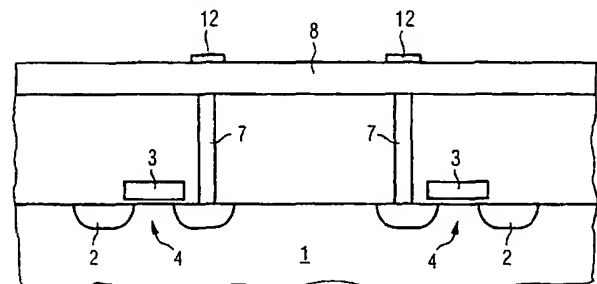
⑦② Erfinder:
Hartner, Walter, 81829 München, DE; Schindler,
Günther, Dr., 80802 München, DE; Weinrich, Volker,
Dr., 81373 München, DE; Hintermaier, Frank, Dr.,
81547 München, DE; Kasko, Igor, Dr., 81543
München, DE; Wendt, Hermann, Dr., 85630
Grasbrunn, DE

⑤⑤ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

DE 197 51 785 A1
DE 197 27 693 A1
DE 197 03 205 A1
US 51 36 362
EP 08 67 926 A1
EP 08 59 405 A2

⑤④ Verfahren zur Herstellung einer strukturierten Schicht und dadurch hergestellte Elektrode

⑤⑦ Erfindungsgemäß wird ein Verfahren zur Herstellung einer strukturierten Schicht, insbesondere zur Herstellung einer leitenden strukturierten Schicht, bereitgestellt, das folgende Schritte aufweist: a) ein Substrat mit zumindest einem Zielbereich und zumindest einem Migrationsbereich wird bereitgestellt; b) das Schichtmaterial wird aufgebracht; und c) eine Wärmebehandlung wird durchgeführt, so daß das Schichtmaterial von dem Migrationsbereich zu dem Zielbereich migriert. Das erfindungsgemäße Verfahren besitzt den Vorteil, daß das häufig nur schwer ätzbare Schichtmaterial nicht direkt strukturiert werden muß. Die gewünschte Struktur der Schicht wird durch die Vorstrukturierung des Substrats in einen Zielbereich und einen Migrationsbereich vorgegeben und durch die Migration des Schichtmaterials aufgrund der Wärmebehandlung in Art einer Selbstorganisation erzeugt.



DE 199 29 307 C 1

Die Erfindung betrifft ein Verfahren zur Herstellung einer strukturierten Schicht, insbesondere ein Verfahren zur Herstellung einer strukturierten Schicht, in einer integrierten Schaltung, und eine dadurch hergestellte Elektrode.

Während der letzten 25 Jahre hat sich die Speicherdichte von DRAM-Speicherbausteinen von einer Generation zur nächsten Generation jeweils vervierfacht. Das prinzipielle Design einer elementaren Speicherzelle sowie die zum Aufbau der Speicherzelle verwendeten Materialien haben sich dabei jedoch im wesentlichen nicht verändert. Eine DRAM-Speicherzelle besteht wie vor 25 Jahren aus einem Transistor und einem Kondensator, der die zur Darstellung der Information notwendige Ladung speichert. Der Kondensator der Speicherzelle besitzt dabei Elektroden aus dotiertem Silizium bzw. Polysilizium und eine zwischen den Elektroden angeordnete dielektrische Schicht aus Siliziumdioxid und/oder Siliziumnitrid.

Um die in einem Kondensator gespeicherte Ladung reproduzierbar auslesen zu können, sollte die Kapazität des Kondensators mindestens einen Wert von etwa 30 fF besitzen. Gleichzeitig mußte und muß die laterale Ausdehnung des Kondensators ständig verkleinert werden, um die genannte Erhöhung der Speicherdichte erzielen zu können. Diese an sich gegenläufigen Anforderungen an den Kondensator der Speicherzelle führten und führen zu einer immer komplexeren Strukturierung des Kondensators ("Trench-Kondensatoren", "Stack-Kondensatoren", "Kronen-Kondensatoren"), um trotz kleiner werdender lateraler Ausdehnung des Kondensators eine ausreichende Kondensatorfläche bereitstellen zu können. Dementsprechend wird jedoch die Herstellung des Kondensators immer aufwendiger und damit immer teurer.

Ein weiterer Weg, eine ausreichende Kapazität des Kondensators zu gewährleisten, liegt in der Verwendung anderer Materialien zwischen den Kondensatorelektroden. In letzter Zeit werden daher anstatt des herkömmlichen Siliziumoxids/Siliziumnitrids neue Materialien, insbesondere Paraelektrika und Ferroelektrika, zwischen den Kondensatorelektroden einer Speicherzelle verwendet. Diese neuen Materialien besitzen eine deutlich höhere relative Dielektrizitätskonstante (> 20) als das herkömmliche Siliziumoxid/Siliziumnitrid (< 8). Daher kann durch den Einsatz dieser Materialien, bei gleicher Kapazität und gleicher lateraler Ausdehnung der Speicherzelle, die benötigte Kondensatorfläche und damit die benötigte Komplexität der Strukturierung des Kondensators deutlich vermindert werden. Beispielsweise kommen Bariumstrontiumtitanat (BST), $(\text{Ba}, \text{Sr})\text{TiO}_3$, Bleizirkonattitanat (PZT), $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ bzw. Lanthan-dotiertes Bleizirkonattitanat oder Strontiumwismuttantalat (SBT), $\text{SrBi}_2\text{Ta}_2\text{O}_9$ zum Einsatz.

Neben herkömmlichen DRAM-Speicherbausteinen werden in Zukunft auch ferroelektrische Speicheranordnungen, sogenannte FRAM's, eine wichtige Rolle spielen. Ferroelektrische Speicheranordnungen besitzen gegenüber herkömmlichen Speicheranordnungen, wie beispielsweise DRAMs und SRAMs, den Vorteil, daß die gespeicherte Information auch bei einer Unterbrechung der Spannungs- bzw. Stromversorgung nicht verloren geht sondern gespeichert bleibt. Diese Nichtflüchtigkeit ferroelektrischer Speicheranordnungen beruht auf der Tatsache, daß bei ferroelektrischen Materialien die durch ein äußeres elektrisches Feld eingetragene Polarisation auch nach Abschalten des äußeren elektrischen Feldes im wesentlichen beibehalten wird. Auch für ferroelektrischer Speicheranordnungen kommen die bereits genannten neuen Materialien wie Bariumstrontiumtitanat (BST), $(\text{Ba}, \text{Sr})\text{TiO}_3$, Bleizirkonattitanat (PZT), $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$

bzw. Lanthan-dotiertes Bleizirkonattitanat oder Strontiumwismuttantalat (SBT), $\text{SrBi}_2\text{Ta}_2\text{O}_9$ zum Einsatz.

Leider bedingt die Verwendung der neuen Paraelektrika bzw. Ferroelektrika auch die Verwendung neuer Elektrodenmaterialien. Die neuen Paraelektrika bzw. Ferroelektrika werden üblicherweise auf bereits vorhandenen Elektroden (Bodenelektroden) abgeschieden. Die Prozessierung erfolgt unter hohen Temperaturen, bei denen die Materialien, aus denen normalerweise die Kondensatorelektroden bestehen, so z. B. dotiertes Polysilizium, leicht oxidiert werden und ihre elektrisch leitenden Eigenschaften verlieren, was zum Ausfall der Speicherzelle führen würde.

Wegen ihrer guten Oxidationsbeständigkeit und/oder der Ausbildung elektrisch leitfähiger Oxide gelten 4d und 5d Übergangsmetalle, insbesondere Platinmetalle (Ru, Rh, Pd, Os, Ir, Pt) und insbesondere Platin selbst, als aussichtsreiche Kandidaten, die dotiertes Silizium/Polysilizium als Elektrodenmaterial ersetzen könnten.

Leider hat sich herausgestellt, daß die oben genannten, in integrierten Schaltungen neu eingesetzten Materialien zu den chemisch nur schwer oder nicht ätzbaren Materialien gehören, bei denen der Ätzabtrag, auch bei der Verwendung "reaktiver" Gase, überwiegend oder fast ausschließlich auf dem physikalischen Anteil der Ätzung beruht.

Die Strukturierung der bisher verwendeten Materialien erfolgt in der Regel durch sogenannte plasmaunterstützte anisotrope Ätzverfahren. Dabei werden üblicherweise physikalisch-chemische Verfahren angewandt, bei denen Gasgemische aus einem oder mehreren reaktiven Gasen, wie z. B. Sauerstoff, Chlor, Brom, Chlorwasserstoff, Bromwasserstoff bzw. halogenierten Kohlenwasserstoffen und aus Edelgasen (z. B. Ar, He) verwendet werden. Diese Gasgemische werden in der Regel in einem elektromagnetischen Wechselfeld bei geringen Drücken angeregt, wodurch das Gasgemisch in ein Plasma überführt wird.

Die positiven Ionen des Plasmas treffen dann nahezu senkrecht auf die zu strukturierende Schicht, was eine gute Abbildung einer auf der zu strukturierende Schicht liegenden Maske erlaubt. Üblicherweise werden als Maskenmaterialien Photolacke verwendet, da diese durch einen Belichtungsschritt und einen Entwicklungsschritt relativ einfach strukturiert werden können. Der physikalische Teil der Ätzung wird durch Impuls und kinetische Energie der auftretenden Ionen (z. B. Cl_2^+ , Ar^+) bewirkt. Zusätzlich werden dadurch chemische Reaktionen zwischen der zu strukturierenden Schicht und den reaktiven Gasteilchen (Ionen, Moleküle, Atome, Radikale) unter Bildung flüchtiger Reaktionsprodukte initiiert oder verstärkt (chemischer Teil der Ätzung). Diese chemischen Reaktionen zwischen den Substratteilchen und den Gasteilchen sind verantwortlich für hohe Ätzselektivitäten des Ätzprozesses.

Wegen der geringen oder fehlenden chemischen Komponente bei der Ätzung der oben genannten Materialien, insbesondere bei der Ätzung des Elektrodenmaterials, liegt der Ätzabtrag der zu strukturierenden Schicht in der selben Größenordnung wie der Ätzabtrag der Maske bzw. der Unterlage (Ätzstoppschicht), d. h. die Ätzselektivität zur Ätzmaske bzw. Unterlage ist im allgemeinen klein (zwischen etwa 0,3 und 3,0). Dies hat zur Folge, daß durch die Erosion von Masken mit geneigten Flanken und die unvermeidliche Facettenbildung der Masken nur eine geringe Maßhaltigkeit der Strukturierung gewährleistet werden kann. Darüber hinaus wird, insbesondere bei einem "Overetch"-Schritt, die Unterlage stark angeätzt und es kommt zu schwer kontrollierbaren Abschrägungen der Ätzflanken. Dies hat zur Folge, daß sehr kleine Elektroden (Grundfläche der Elektrode $= F^2$, F = kleinste durch eine bestimmte Technologie herstellbare Strukturgröße) nur mit sehr großem Aufwand

erzeugt werden können.

Zur Verbesserung oder Vermeidung des Ätzprozesses schwerätzbarer Schichtmaterialien werden in der EP 859 405 A2, der EP 867 926 A1 und der DE 197 03 205 A1 Verfahren beschrieben, bei denen erhabene Kondensatorelektroden, selektive Silizidbereiche oder kombinierte Edelmetall-/Nichtedelmetallstrukturen gebildet werden.

Der Erfindung liegt daher die Aufgabe zugrunde, ein Verfahren zur Herstellung einer strukturierten Schicht anzugeben, bei dem die bei physikalisch-chemischen Ätzprozessen auftretenden, genannten Probleme deutlich vermindert sind bzw. vermieden werden.

Diese Aufgabe wird von dem Verfahren zur Herstellung einer strukturierten Schicht gemäß Patentanspruch 1 sowie von der Elektrode gemäß Patentanspruch 20 gelöst. Weitere vorteilhafte Ausführungsformen, Ausgestaltungen und Aspekte der vorliegenden Erfindung ergeben sich aus den Unteransprüchen der Beschreibung und den beiliegenden Zeichnungen.

Erfindungsgemäß wird ein Verfahren zur Herstellung einer strukturierten Schicht, insbesondere zur Herstellung einer leitenden strukturierten Schicht, bereitgestellt, das folgende Schritte aufweist:

- a) ein Substrat mit zumindest einem Zielbereich und zumindest einem Migrationsbereich wird bereitgestellt;
- b) das Schichtmaterial wird aufgebracht; und
- c) eine Wärmebehandlung wird durchgeführt, so daß das Schichtmaterial von dem Migrationsbereich zu dem Zielbereich migriert.

Das erfindungsgemäße Verfahren besitzt den Vorteil, daß das häufig nur schwer ätzbare Schichtmaterial nicht direkt strukturiert werden muß. Die gewünschte Struktur der Schicht wird durch die Vorstrukturierung des Substrats in einen Zielbereich und einen Migrationsbereich vorgegeben und durch die Migration des Schichtmaterials aufgrund der Wärmebehandlung in Art einer Selbstorganisation erzeugt. Eine direkte Ätzung des Schichtmaterials mit all den genannten Problemen kann somit vermieden werden.

Die Oberfläche des Migrationsbereiches ist dabei so beschaffen, daß bei gleichen Bedingungen das Schichtmaterial dort eine höhere Beweglichkeit als auf dem Zielbereich aufweist. Dadurch wird erreicht, daß das Schichtmaterial bei der Wärmebehandlung vom Migrationsbereich zum Zielbereich fließt. Die Oberfläche des Migrationsbereiches weist im Hinblick auf die Benetzung durch das Schichtmaterial bzw. im Hinblick auf dessen Haftung eher ungünstige Eigenschaften auf. Im Gegensatz dazu ist der Zielbereich so geschaffen, daß dort eine gute Benetzung und Haftung des Schichtmaterials erreicht wird. Im Ergebnis der Vorstrukturierung des Substrats in einen Ziel- und einen Migrationsbereich entsteht eine in bezug auf den Zielbereich selbstjustierte und selbststrukturierte Schicht bestehend aus dem Schichtmaterial.

Wird das erfindungsgemäße Verfahren zur Herstellung einer Elektrode, beispielsweise für einen Speicherkondensator eingesetzt, so besitzt das erfindungsgemäße Verfahren darüber hinaus den Vorteil, daß die Elektrode so klein wie ihr Anschluß gewählt werden kann. Wird der Anschluß für die Elektrode eines Stack-Kondensators, üblicherweise ein sogenannter "Plug" mit einer Barriere, in der kleinsten herstellbaren Strukturgröße F^2 hergestellt, so muß bei den herkömmlichen Herstellungsverfahren die Grundfläche der Elektrode deutlich größer als F^2 gewählt werden, um einen Überlapp zwischen der Elektrode und der Barriere gewähr-

leisten zu können. Würde bei den herkömmlichen Herstellungsverfahren die Grundfläche der Elektrode nicht deutlich größer als F^2 gewählt werden, so könnten Ungenauigkeiten in der Justierung der entsprechenden Masken dazu führen, daß zwischen der Elektrode und der Barriere kein Überlapp vorhanden ist. Dies hätte zur Folge, daß die Elektrode nicht angeschlossen wäre, was zum Ausfall der Speicherzelle führen würde. Dementsprechend besitzen Speicherzellen, in denen ein Stack-Kondensator verwendet wird, einen relativ großen Platzbedarf, was sich negativ auf die erzielbare Speicherdichte auswirkt.

Bei dem erfindungsgemäßen Verfahren können die Anschlüsse als Zielbereiche und die zwischen den Anschlüssen liegende isolierende Schicht als Migrationsbereich verwendet werden. Dementsprechend entstehen die Elektroden, als ein Teil der zu strukturierenden Schicht, selbstjustiert auf den Anschlüssen (Zielbereiche), so daß ein ausreichender Überlapp zwischen den Elektroden und ihren Anschlüssen automatisch gewährleistet ist. Auf eine an sich ungewollte Vergrößerung der Elektrode, die nach dem Stand der Technik notwendig ist, um Lagefehler auszugleichen, kann verzichtet werden. Dementsprechend kann der Platzbedarf der Elektrode verringert werden.

Da zur Definition der Struktur der zu strukturierenden Schicht die Vorstrukturierung des Substrates verwendet wird, die beispielsweise bei der Herstellung von Speicherzelle zur Herstellung der Anschlüsse benutzt wird, kann weiterhin eine Maskenebene eingespart werden. Die nach dem Stand der Technik unterschiedlichen Masken zur Erzeugung der Anschlüsse und zur Erzeugung der Elektroden können zu einer Maske vereinigt werden, wodurch die Herstellungskosten deutlich reduziert werden können.

Gemäß einer bevorzugten Ausführungsform wird in Schritt b) das Schichtmaterial als eine dünne Schicht aufgebracht. Dies hat den Vorteil, daß zum Aufbringen des Schichtmaterials bereits vorhandene Prozesse ohne wesentliche Änderungen der Prozessparameter verwendet werden können. Weiterhin ist es bevorzugt, wenn die Schichtdicke der dünnen Schicht kleiner als 100 nm, bevorzugt kleiner als 50 nm, ist. Die Atome bzw. Moleküle des Schichtmaterials besitzen dann eine ausreichende Beweglichkeit, so daß die Migration des Schichtmaterials in relativ kurzer Zeit abgeschlossen ist. Sollen strukturierte Schichten mit einer größeren Dicke erzeugt werden, so ist es bevorzugt, wenn die Schritte b) und c) wiederholt werden, um eine strukturierte Schicht mit einer vorgegebenen Dicke zu erzeugen.

Die Schichtdicke des aufgetragenen Schichtmaterials sollte bevorzugt so gewählt werden, daß die Migration des Schichtmaterials zum Zielbereich ermöglicht wird. Bei einer zu großen Schichtdicke kann es zu einer Beeinträchtigung der Migration kommen.

Gemäß einer bevorzugten Ausführungsform wird die Wärmebehandlung bei einer Temperatur von mehr als 550°C, bevorzugt mehr als 600°C, durchgeführt. Weiterhin ist es bevorzugt, wenn die Wärmebehandlung in einer Sauerstoff-, Stickstoff-, oder Argonatmosphäre durchgeführt wird.

Gemäß einer weiteren bevorzugten Ausführungsform wird das Schichtmaterial durch Sputtern ganzflächig abgeschieden. Weiterhin ist es bevorzugt, wenn die Sputtertemperatur über 500°C liegt.

Gemäß einer weiteren bevorzugten Ausführungsform enthält der Migrationsbereich SiO_2 , Si_3N_4 , Al_2O_3 , AlN, BN, MgO , La_2O_3 , LaN, Y_2O_3 , YN, Sc_2O_3 , ScN, TiO_2 , Ta_2O_5 oder Oxide der Lanthaniden und/oder der Zielbereich Pt, Pd, Rh, Ir, Ru, Os, Re oder deren leitende Oxide oder Silizide, Cu, Ag, Au, Ni, Si, oder ein Übergangsmetall oder ein Silizid der Übergangsmetalle. Weiterhin ist es bevorzugt, wenn

als Schichtmaterial ein Metall der 4d und 5d Übergangsmetalle, insbesondere ein Platinmetall, insbesondere Platin, oder Rhenium verwendet wird.

Gemäß einer weiteren bevorzugten Ausführungsform wird vor dem Schritt c) dem Schichtmaterial Ti, TiN, Ta, TaN, W, WN, Bi, BiO_x, Ir, IrO_x, IrHfO_x, Ru, RuO_x, Pd und/oder PdO_x hinzugegeben. Dies geschieht in bevorzugter Weise indem auf das Schichtmaterial eine Schicht, die diese genannten Materialien enthält, aufgebracht und eine Temperaturbehandlung durchgeführt wird, so daß die genannten Materialien in das Schichtmaterial diffundieren. Die Zugabe der genannten Materialien erhöht die Beweglichkeit der Atome bzw. Moleküle des Schichtmaterials, so daß die Migration des Schichtmaterials in relativ kurzer Zeit abgeschlossen ist.

Gemäß einer weiteren bevorzugten Ausführungsform werden in Schritt a) zur Bereitstellung des Substrats mit zumindest einem Zielbereich und zumindest einem Migrationsbereich folgende Schritte durchgeführt:

- ein Substrat mit dem Material des Migrationsbereichs wird bereitgestellt;
- das Material des Zielbereichs wird aufgebracht; und
- das Material des Zielbereichs wird strukturiert, so daß zumindest ein Zielbereich und zumindest ein Migrationsbereich erzeugt werden.

Die Strukturierung des Materials des Zielbereichs kann dabei durch eine Phototechnik mit anschließender Ätzung oder durch eine Damascene-Technik erfolgen.

Gemäß einer weiteren bevorzugten Ausführungsform werden in Schritt a) zur Bereitstellung des Substrats mit zumindest einem Zielbereich und zumindest einem Migrationsbereich folgende Schritte durchgeführt:

- ein Substrat wird bereitgestellt;
- das Material des Zielbereichs wird aufgebracht;
- das Material des Zielbereichs wird strukturiert;
- das Material des Migrationsbereichs wird aufgebracht; und
- ein Planarisierungsschritt wird durchgeführt, so daß zumindest ein Zielbereich und zumindest ein Migrationsbereich erzeugt werden.

Dabei ist es insbesondere bevorzugt, wenn das Material des Zielbereichs als Schicht abgeschieden und das Material des Zielbereichs mit einer Hartmaske strukturiert wird. Bevorzugte Materialien für die Hartmaske sind Titanitrid, Titanoxid oder Siliziumoxid. Durch die Verwendung einer Hartmaske ergeben sich in der Regel bei der Strukturierung des Materials des Zielbereichs verrundete Kanten. Dies hat zur Folge, daß die so erzeugten Strukturen an ihrer Oberseite eine kleinere laterale Ausdehnung als an ihrer Unterseite aufweisen. Wird dann der Bereich um diese Strukturen mit dem Material des Migrationsbereichs aufgefüllt, so ergeben sich an der Oberfläche Zielbereiche mit einer lateralen Ausdehnung, die kleiner ist als man sie direkt mit der eingesetzten Lithografie erzeugen könnte.

Gemäß einer weiteren bevorzugten Ausführungsform wird auch das Material des Migrationsbereichs als Schicht abgeschieden. Dabei ist es insbesondere bevorzugt, wenn ein CMP-Schritt als Planarisierungsschritt durchgeführt wird.

Die Erfindung wird nachfolgend anhand von Figuren der Zeichnung näher dargestellt. Es zeigen:

Fig. 1 bis 8 ein erstes erfindungsgemäßes Verfahren zu Herstellung einer strukturierten Schicht;

Fig. 9 und 10 ein zweites erfindungsgemäßes Verfahren

zu Herstellung einer strukturierten Schicht; und

Fig. 11 bis 16 ein drittes erfindungsgemäßes Verfahren zu Herstellung einer strukturierten Schicht; und

Fig. 17 eine vierte erfindungsgemäße Ausführungsform.

Fig. 1 zeigt ein Siliziumsubstrat 1 mit bereits fertiggestellten Auswahltransistoren 4. Die Auswahltransistoren 4 weisen jeweils zwei Diffusionsgebiete 2 auf, welche an der Oberfläche des Siliziumsubstrats 1 angeordnet sind. Zwischen den Diffusionsgebieten 2 eines Auswahltransistors 4 ist die Kanalzone angeordnet, die durch das Gateoxid von der Gateelektrode 3 auf der Oberfläche des Siliziumsubstrats 1 getrennt ist. Diese Auswahltransistoren werden nach den im Stand der Technik bekannten Verfahren hergestellt, die hier nicht näher erläutert werden. Auf das Siliziumsubstrat mit den Auswahltransistoren 4 wird eine isolierende Schicht 5, beispielsweise eine SiO₂-Schicht aufgebracht. Je nachdem für die Herstellung der Auswahltransistoren 4 verwendetem Verfahren können auch mehrere isolierende Schichten aufgebracht werden. Die sich daraus ergebende Struktur ist in Fig. 1 gezeigt.

Anschließend werden durch eine Phototechnik die Kontaktlöcher 6 erzeugt. Dies erfolgt beispielsweise durch eine anisotrope Ätzung mit fluorhaltigen Gasen. Die sich daraus ergebende Struktur ist in Fig. 2 gezeigt.

Nachfolgend wird ein leitfähiges Material 7, beispielsweise insitu dotiertes Polysilizium, auf die Struktur aufgebracht. Dies kann beispielsweise durch ein CVD-Verfahren geschehen. Durch das Aufbringen des leitfähigen Materials 7 werden die Kontaktlöcher 6 vollständig ausgefüllt und es entsteht eine zusammenhängende leitfähige Schicht an der Oberseite des Siliziumsubstrats 1 (Fig. 3). Anschließend folgt ein CMP-Schritt (Chemical Mechanical Polishing), der die zusammenhängende leitfähige Schicht an der Oberseite des Siliziumsubstrats 1 entfernt und eine plane Oberfläche erzeugt.

Im weiteren werden Vertiefungen in der isolierenden Schicht 5 überlappend zu den Kontaktlöchern 6 gebildet. Diese Vertiefungen werden nun mit Barrierematerial 8, beispielsweise Iridiumoxid, gefüllt. Dies geschieht in dem das Barrierematerial 8 ganzflächig abgeschieden und nachfolgend ein weiterer CMP-Schritt durchgeführt wird. Die sich daraus ergebende Struktur ist in Fig. 4 gezeigt.

Damit ist der erste Schritt a) des erfindungsgemäßen Verfahrens abgeschlossen. Ein Substrat mit Zielbereichen, den Barrieren 8, und einem Migrationsbereich, der isolierenden Schicht 5, wurde bereitgestellt.

Es folgt die ganzflächige Abscheidung des Elektrodenmaterials in Form einer 40 nm dünnen Platinschicht 9. Die Platinschicht 9 wird durch ein Sputterverfahren mit einer Sputtertemperatur von etwa 550°C aufgebracht. Anschließend wird eine Wismutoxidschicht 13 auf die dünne Platinschicht 9, beispielsweise durch eine CVD-Verfahren, aufgebracht und eine Wärmebehandlung bei einer Temperatur von etwa 500°C durchgeführt. Durch die Wärmebehandlung diffundiert ein Teil der Wismutatome aus der Wismutoxidschicht 13 in die dünne Platinschicht 9. Der Anteil der Wismutatome in der Platinschicht beträgt dabei zwischen 1 bis 10 Vol%. Die sich daraus ergebende Struktur ist in Fig. 5 gezeigt.

Anschließend wird die Wismutoxidschicht 13 durch eine Ätzung selektiv zu der Platinschicht 9 entfernt und eine weitere Wärmebehandlung bei einer Temperatur von etwa 700°C in einer Sauerstoffatmosphäre durchgeführt. Aufgrund der Wärmebehandlung kommt es zu einer Migration des Platins, wodurch in Art einer Selbstorganisation eine strukturierte Platinschicht erzeugt wird, d. h. insbesondere werden die Platinelektroden 10 selbstjustiert zu den Barrieren 8 erzeugt. Dabei wird die Beweglichkeit der Platinatome

durch die zugegebenen Wismutatome erhöht. Die Platinateome migrieren von dem Migrationsbereich, der isolierenden Schicht 5, zu den Zielbereichen, den Barrieren 8, da sich auf diese Weise die freie Energie des Systems absenken läßt. Dadurch lassen sich ohne einen zusätzlichen Ätzschritt selbstjustierte Platinstrukturen erzeugen. Die sich daraus ergebende Struktur ist in Fig. 6 gezeigt.

Um die Höhe der Platinelektroden 10 zu vergrößern, wird anschließend nochmals eine dünne Platinschicht 9 durch Sputtern bei einer Temperatur von etwa 550°C abgeschieden. Optional kann wiederum eine Wismutoxidschicht aufgebracht werden. Die sich daraus ergebende Struktur ist in Fig. 7 gezeigt.

Es folgt wiederum eine Wärmebehandlung bei einer Temperatur von etwa 700°C in einer Sauerstoffatmosphäre. Die zusätzlich aufgetragenen Platinateome migrieren ebenfalls aus dem Migrationsbereich zu den Zielbereichen, wodurch sich Elektroden mit einer vorgegebenen Dicke erzeugen lassen. Die sich daraus ergebende Struktur ist in Fig. 8 gezeigt.

Es folgt die Erzeugung einer dielektrischen und/oder ferroelektrischen Schicht sowie die Abscheidung einer weiteren Schicht zur Bildung der oberen Elektrode (nicht gezeigt). Üblicherweise werden diese Schichten dann gemeinsam strukturiert, so daß die Speicherzellen aus einem Auswahltransistor 4 und einem Kondensator fertiggestellt sind.

Die Fig. 9 und 10 zeigen ein zweites erfindungsgemäßes Verfahren zur Herstellung einer strukturierten Schicht.

Die ersten Schritte dieser weiteren Ausführungsform der vorliegenden Erfindungen stimmen überein mit den Schritten überein, wie sie im Zusammenhang mit den Fig. 1 bis 4 erläutert wurden. Auf eine nochmalige Erläuterung dieser Schritte wird daher verzichtet. Ausgehend von der in Fig. 4 gezeigten Situation erfolgt nun eine zweite Barriere 8 selektive Rückätzung der isolierenden Schicht 5, so daß sich die in der Fig. 9 gezeigte Situation ergibt.

Damit ist der erste Schritt a) des erfindungsgemäßen Verfahrens abgeschlossen. Ein Substrat mit Zielbereichen, den Barrieren 8, und einem Migrationsbereich, der isolierenden Schicht 5, wurde bereitgestellt.

Es folgt wiederum die ganzflächige Abscheidung des Elektrodenmaterials in Form einer 40 nm dünnen Platinschicht. Die Platinschicht wird durch ein Sputterverfahren mit einer Sputtertemperatur von etwa 550°C aufgebracht. Anschließend wird eine Wismutoxidschicht 13 auf die dünne Platinschicht, beispielsweise durch eine CVD-Verfahren, aufgebracht und eine Wärmebehandlung bei einer Temperatur von etwa 500°C durchgeführt. Durch die Wärmebehandlung diffundiert ein Teil der Wismutatome aus der Wismutoxidschicht in die dünne Platinschicht.

Anschließend wird die Wismutoxidschicht durch eine Ätzung selektiv zu der Platinschicht entfernt und eine weitere Wärmebehandlung bei einer Temperatur von etwa 700°C in einer Sauerstoffatmosphäre durchgeführt. Aufgrund der Wärmebehandlung kommt es zu einer Migration des Platins, wodurch in Art einer Selbstorganisation eine strukturierte Platinschicht erzeugt wird, d. h. insbesondere werden die Platinelektroden 10 selbstjustiert zu den Barrieren 8 erzeugt. Dabei wird die Beweglichkeit der Platinateome durch die zugegebenen Wismutatome erhöht. Die Platinateome migrieren von dem Migrationsbereich, der isolierenden Schicht 5, zu den Zielbereichen, den Barrieren 8, da sich auf diese Weise die freie Energie des Systems absenken läßt. Die sich daraus ergebende Situation ist in Fig. 10 gezeigt.

Die in Fig. 10 gezeigte Ausführungsform besitzt den Vorteil, daß auch die Seitenwände der Barriere 8 zumindest zum Teil als Kondensatorflächen genutzt werden können, wodurch sich bei im wesentlichen gleicher lateraler Ausdehnung des Kondensator eine Erhöhung der Kondensatorflä-

che ergibt.

Die Fig. 11 bis 16 zeigen ein drittes erfindungsgemäßes Verfahren zu Herstellung einer strukturierten Schicht.

Fig. 11 zeigt wiederum ein Siliziumsubstrat 1 mit bereits fertiggestellten Auswahltransistoren 4. Die Auswahltransistoren 4 weisen jeweils zwei Diffusionsgebiete 2 auf, welche an der Oberfläche des Siliziumsubstrats 1 angeordnet sind. Zwischen den Diffusionsgebieten 2 eines Auswahltransistors 4 ist die Kanalzone angeordnet, die durch das Gateoxid von der Gateelektrode 3 auf der Oberfläche des Siliziumsubstrats 1 getrennt ist. Diese Auswahltransistoren werden nach den im Stand der Technik bekannten Verfahren hergestellt, die hier nicht näher erläutert werden. Auf das Siliziumsubstrat mit den Auswahltransistoren 4 wird eine isolierende Schicht 5, beispielsweise eine SiO₂-Schicht aufgebracht. Je nachdem für die Herstellung der Auswahltransistoren 4 verwendetem Verfahren können auch mehrere isolierende Schichten aufgebracht werden.

Anschließend werden durch eine Phototechnik die Kontaktlöcher 6 erzeugt. Dies erfolgt beispielsweise durch eine anisotrope Ätzung mit fluorhaltigen Gasen. Die sich daraus ergebende Struktur ist in Fig. 12 gezeigt.

Nachfolgend wird ein leitfähiges Material 7, beispielsweise insitu dotiertes Polysilizium, auf die Struktur aufgebracht. Dies kann beispielsweise durch ein CVD-Verfahren geschehen. Durch das Aufbringen des leitfähigen Materials 7 werden die Kontaktlöcher 6 vollständig ausgefüllt und es entsteht eine zusammenhängende leitfähige Schicht an der Oberseite des Siliziumsubstrats 1. Anschließend folgt ein CMP-Schritt (Chemical Mechanical Polishing), der die zusammenhängende leitfähige Schicht an der Oberseite des Siliziumsubstrats 1 entfernt und eine plane Oberfläche erzeugt.

Im weiteren wird das Barrierematerial 8, beispielsweise Iridiumoxid, ganzflächig abgeschieden und eine TiN-Hartmaske 12 zur Strukturierung der Barrierschicht 8 auf der Barrierschicht 8 erzeugt. Die sich daraus ergebende Struktur ist in Fig. 13 gezeigt.

Durch die Verwendung der TiN-Hartmaske 12 ergeben sich bei der Strukturierung der Barrierschicht 8 verrundete Kanten. Dies hat zur Folge, daß die so erzeugten Strukturen an ihrer Oberseite eine kleinere laterale Ausdehnung als an ihrer Unterseite aufweisen. Anschließend wird eine weitere SiO₂-Schicht 14 abgeschieden und ein CMP-Schritt durchgeführt. Somit ist der Bereich um die Barrieren 8 mit Siliziumoxid aufgefüllt und es ergeben sich an der Oberfläche Barrieren 8 mit einer lateralen Ausdehnung, die kleiner ist als man sie direkt mit der eingesetzten Lithografie erzeugen könnte. Die sich daraus ergebende Struktur ist in Fig. 14 gezeigt.

Damit ist der erste Schritt a) des erfindungsgemäßen Verfahrens abgeschlossen. Ein Substrat mit Zielbereichen, den Barrieren 8, und einem Migrationsbereich, der isolierenden Schicht 14, wurde bereitgestellt.

Es folgt die ganzflächige Abscheidung des Elektrodenmaterials in Form einer 40 nm dünnen Platinschicht 9. Die Platinschicht 9 wird durch ein Sputterverfahren mit einer Sputtertemperatur von etwa 550°C aufgebracht (Fig. 15). Anschließend wird eine Wismutoxidschicht (nicht gezeigt) auf die dünne Platinschicht 9, beispielsweise durch eine CVD-Verfahren, aufgebracht und eine Wärmebehandlung bei einer Temperatur von etwa 500°C durchgeführt. Durch die Wärmebehandlung diffundiert ein Teil der Wismutatome aus der Wismutoxidschicht in die dünne Platinschicht 9. Der Anteil der Wismutatome in der Platinschicht beträgt dabei zwischen 1 bis 10 Vol%. Anschließend wird die Wismutoxidschicht durch eine Ätzung selektiv zu der Platinschicht 9 entfernt und eine weitere Wärmebehandlung bei einer

Temperatur von etwa 700°C in einer Sauerstoffatmosphäre durchgeführt. Aufgrund der Wärmebehandlung kommt es zu einer Migration des Platins, wodurch in Art einer Selbstorganisation eine strukturierte Platinschicht erzeugt wird, d. h. insbesondere werden die Platinelektroden 10 selbstjustiert zu den Barrieren 8 erzeugt. Dabei wird die Beweglichkeit der Platinatome durch die zugegebenen Wismutatome erhöht. Die sich daraus ergebende Struktur ist in Fig. 16 gezeigt.

Es folgt wiederum die Erzeugung einer dielektrischen und/oder ferroelektrischen Schicht sowie die Abscheidung einer weiteren Schicht zur Bildung der oberen Elektrode (nicht gezeigt). Üblicherweise werden diese Schichten dann gemeinsam strukturiert, so daß die Speicherzellen aus einem Auswahltransistor 4 und einem Kondensator fertiggestellt sind.

Gemäß einer weiteren Ausführungsform der vorliegenden Erfindung kann auf die in Fig. 14 gezeigte Abscheidung der weiteren SiO₂-Schicht 14 verzichtet werden. Man erhält somit eine Situation, die analog zu der in Fig. 9 gezeigten Situation ist. Durch die bereits erläuterten Schritte einer Platinabscheidung mit nachfolgender Wärmebehandlung kann dann die in Fig. 17 gezeigte Konfiguration erzeugt werden.

Die in Fig. 17 gezeigte Ausführungsform besitzt den Vorteil, daß auch die Seitenwände der Barriere 8 als Kondensatorflächen genutzt werden können, wodurch sich bei im wesentlichen gleicher lateraler Ausdehnung des Kondensators eine Erhöhung der Kondensatorfläche ergibt.

Bezugszeichenliste

- 1 Siliziumsubstrat
- 2 Diffusionsgebiet
- 3 Gateelektrode
- 4 Auswahltransistor
- 5 SiO₂-Schicht
- 6 Kontaktlöcher
- 7 insitu dotiertes Polysilizium
- 8 Barriere
- 9 Platinschicht
- 10 Platinelektrode
- 12 TiN-Hartmask
- 13 Wismutoxidschicht
- 14 SiO₂-Schicht

Patentansprüche

1. Verfahren zur Herstellung einer strukturierten Schicht aus einem Schichtmaterial, insbesondere zur Herstellung einer leitenden strukturierten Schicht, mit den Schritten:
 - a) ein Substrat (1) mit zumindest einem Zielbereich (8) und zumindest einem Migrationsbereich (5) wird bereitgestellt;
 - b) das Schichtmaterial (9) wird aufgebracht; und
 - c) eine Wärmebehandlung wird durchgeführt, so daß das Schichtmaterial (9) von dem Migrationsbereich (5) zu dem Zielbereich migriert (8).
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß in Schritt b) das Schichtmaterial (9) als eine dünne Schicht aufgebracht wird.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß die Schichtdicke der dünnen Schicht kleiner als 100 nm, bevorzugt kleiner als 50 nm, ist.
4. Verfahren nach einem der vorherstehenden Ansprüche, dadurch gekennzeichnet, daß die Wärmebehandlung bei einer Temperatur von mehr als 550°C, bevorzugt mehr als 600°C, durchgeführt wird.

5. Verfahren nach einem der vorherstehenden Ansprüche, dadurch gekennzeichnet, daß die Wärmebehandlung in einer Sauerstoff-, Stickstoff-, oder Argonatmosphäre durchgeführt wird.
6. Verfahren nach einem der vorherstehenden Ansprüche, dadurch gekennzeichnet, daß das Schichtmaterial (9) durch Sputtern ganzflächig abgeschieden wird.
7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, daß die Sputtertemperatur über 500°C liegt.
8. Verfahren nach einem der vorherstehenden Ansprüche, dadurch gekennzeichnet, daß der Migrationsbereich (5) SiO₂, Si₃N₄, Al₂O₃, AlN, BN, MgO, La₂O₃, LaN, Y₂O₃, YN, Sc₂O₃, ScN, TiO₂, Ta₂O₃ oder Oxide der Lanthaniden enthält.
9. Verfahren nach einem der vorherstehenden Ansprüche, dadurch gekennzeichnet, daß der Zielbereich (8) Pt, Pd, Rh, Ir, Ru, Os, Re oder deren leitende Oxide oder Silizide, Cu, Ag, Au, Ni, Si, oder ein Übergangsmetall oder ein Silizid der Übergangsmetalle enthält.
10. Verfahren nach einem der vorherstehenden Ansprüche dadurch gekennzeichnet, daß als Schichtmaterial (9) ein Metall der 4d und 5d Übergangsmetalle, insbesondere ein Platinmetall, insbesondere Platin, oder Rhenium verwendet wird.
11. Verfahren nach einem der vorherstehenden Ansprüche dadurch gekennzeichnet, daß vor dem Schritt c) dem Schichtmaterial (9) Ti, TiN, Ta, TaN, W, WN, Bi, BiO_x, Ir, IrO_x, IrHfO_x, Ru, RuO_x, Pd und/oder PdO_x hinzugegeben wird.
12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß dem Schichtmaterial (9) Ti, TiN, Ta, TaN, W, WN, Bi, BiO_x, Ir, IrO_x, IrHfO_x, Ru, RuO_x, Pd und/oder PdO_x hinzugegeben wird, indem auf das Schichtmaterial (9) eine Schicht (13), die diese Materialien enthält, aufgebracht und eine Temperaturbehandlung durchgeführt wird, so daß diese Materialien in das Schichtmaterial diffundieren.
13. Verfahren nach einem der vorherstehenden Ansprüche dadurch gekennzeichnet, daß in Schritt a) zur Bereitstellung des Substrats mit zumindest einem Zielbereich (8) und zumindest einem Migrationsbereich (5) folgende Schritte durchgeführt werden:
 - ein Substrat (1) mit dem Material des Migrationsbereichs (5) wird bereitgestellt;
 - das Material des Zielbereichs (8) wird aufgebracht; und
 - das Material des Zielbereichs (8) wird strukturiert, so daß zumindest ein Zielbereich (8) und zumindest ein Migrationsbereich (5) erzeugt werden.
14. Verfahren nach einem der Ansprüche 1 bis 12 dadurch gekennzeichnet, daß in Schritt a) zur Bereitstellung des Substrats (1) mit zumindest einem Zielbereich (8) und zumindest einem Migrationsbereich (5) folgende Schritte durchgeführt werden:
 - ein Substrat (1) wird bereitgestellt;
 - das Material des Zielbereichs (8) wird aufgebracht;
 - das Material des Migrationsbereichs (5) wird aufgebracht; und
 - ein Planarisierungsschritt wird durchgeführt, so daß zumindest ein Zielbereich (8) und zumindest ein Migrationsbereich (5) erzeugt werden.
15. Verfahren nach Anspruch 13 oder 14, dadurch gekennzeichnet, daß das Material des Zielbereichs (8) als Schicht abgeschieden wird.

16. Verfahren nach Anspruch 15, dadurch gekennzeichnet, daß das Material des Zielbereichs (8) mit einer Hartmaske strukturiert wird.
17. Verfahren nach einem der Ansprüche 13 bis 16, dadurch gekennzeichnet, daß das Material des Migrationsbereichs (5) als Schicht abgeschieden wird. 5
18. Verfahren nach einem der Ansprüche 14 bis 17, dadurch gekennzeichnet, daß ein CMP-Schritt als Planarisierungsschritt durchgeführt wird.
19. Verfahren nach einem der vorherstehenden Ansprüche dadurch gekennzeichnet, daß die Schritte b) und c) wiederholt werden, um eine strukturierte Schicht mit einer vorgegebenen Dicke zu erzeugen. 10
20. Elektrode, insbesondere für einen Speicherkondensator dadurch gekennzeichnet, daß die Elektrode 15 als Teil einer strukturierten Schicht gemäß einem der vorherstehenden Verfahren erhältlich ist.

Hierzu 7 Seite(n) Zeichnungen

20

25

30

35

40

45

50

55

60

65

FIG 1

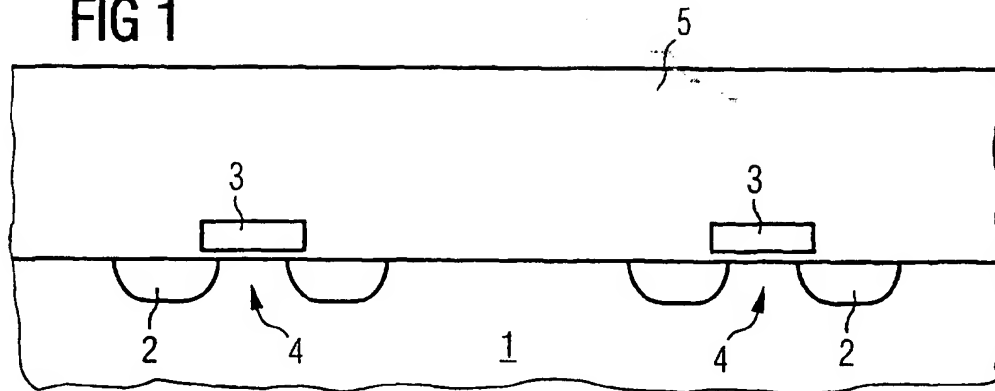


FIG 2

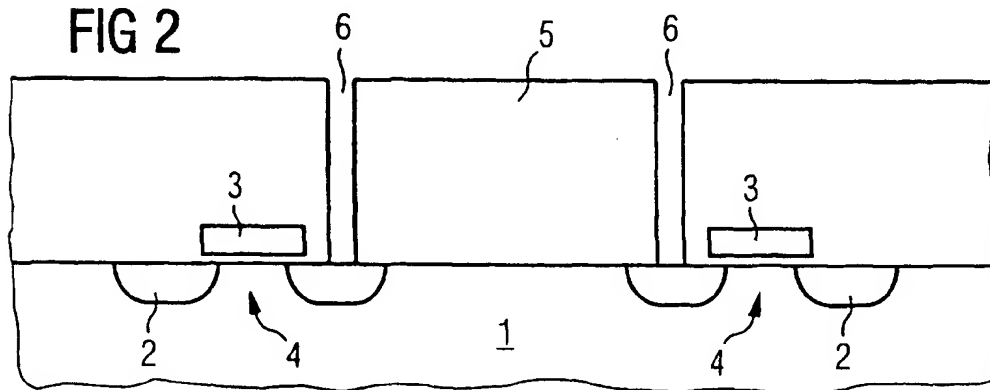


FIG 3

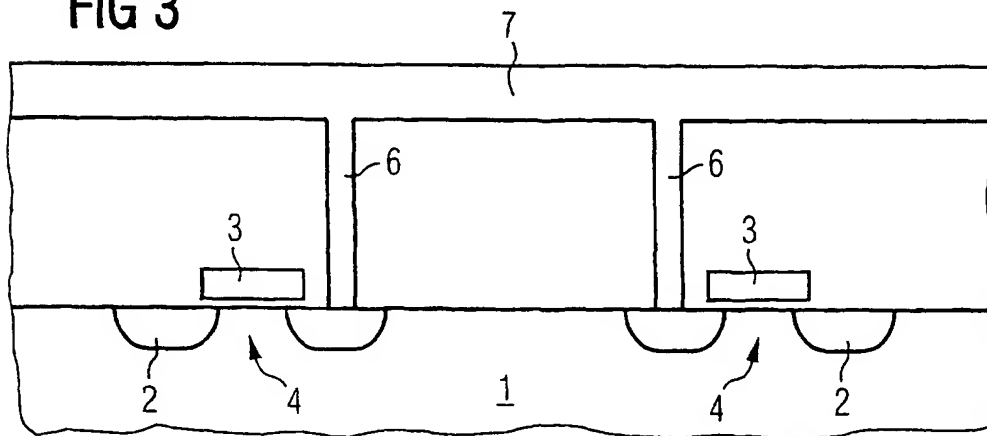


FIG 4

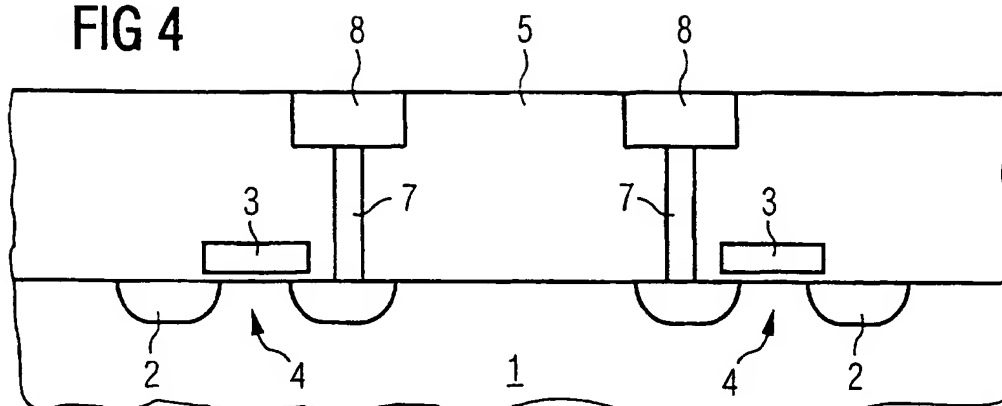


FIG 5

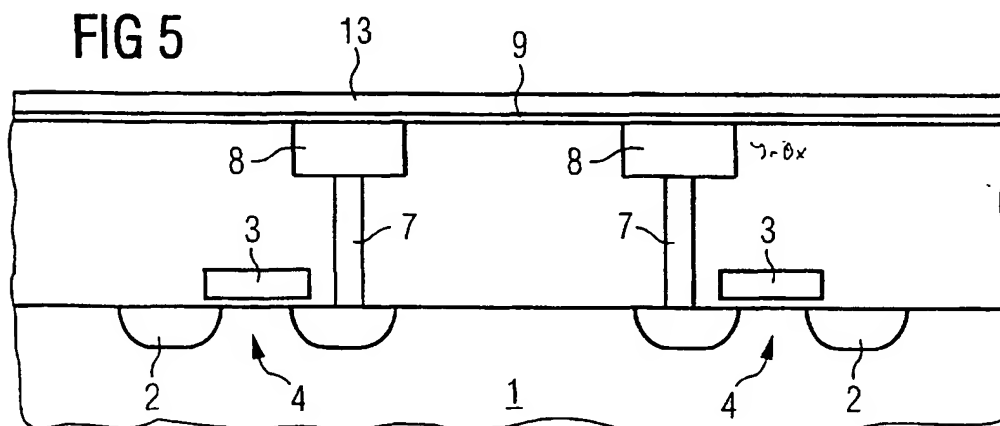


FIG 6

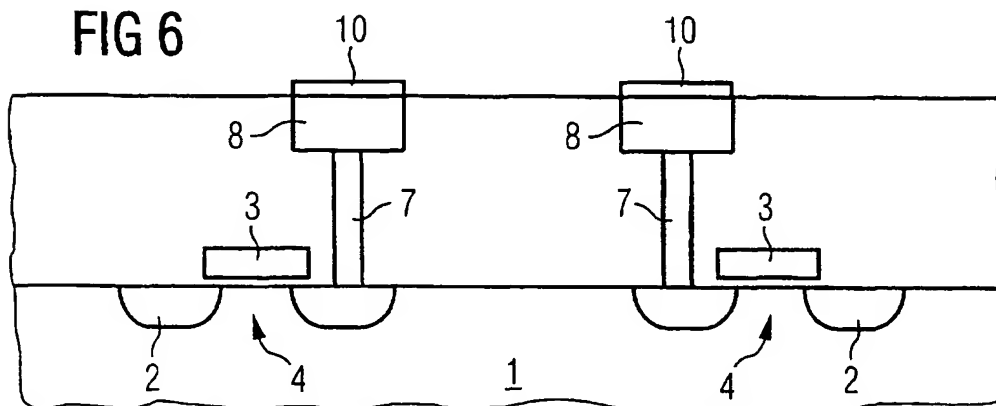


FIG 7

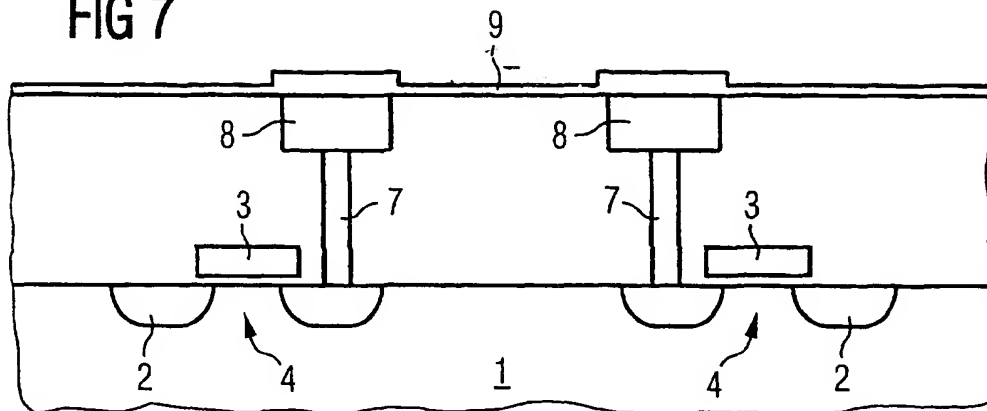


FIG 8

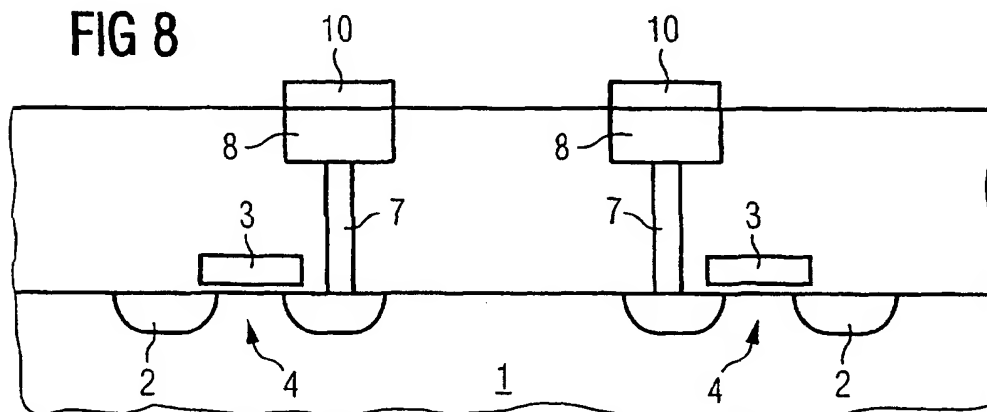


FIG 9

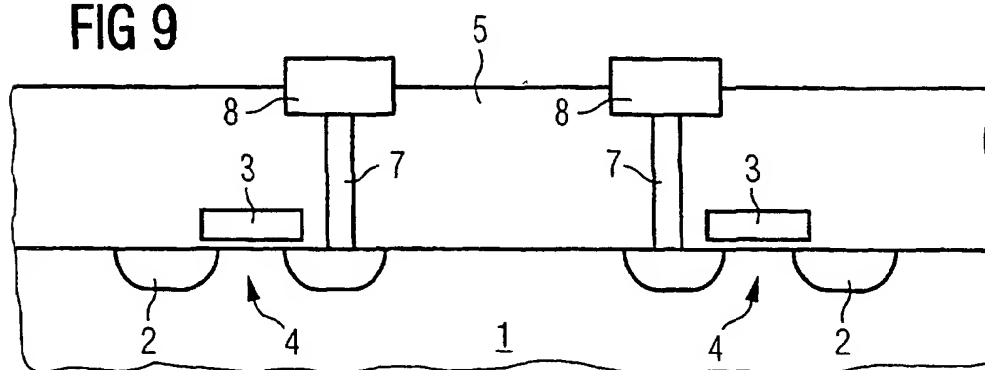


FIG 10

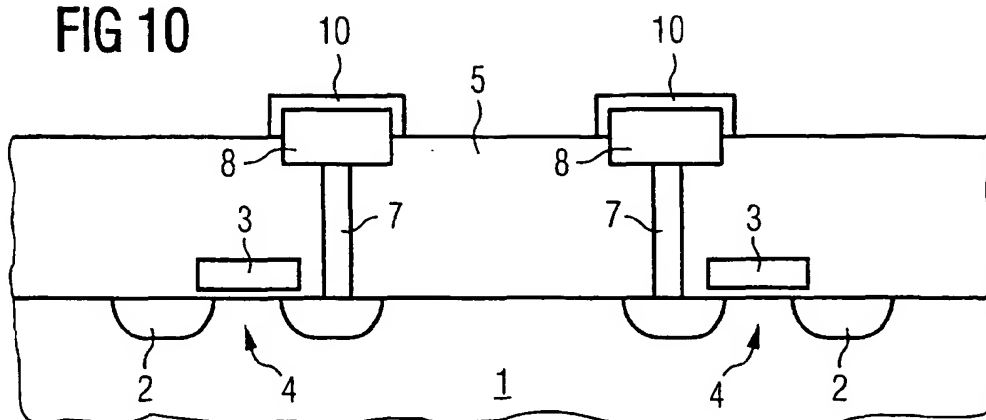


FIG 11

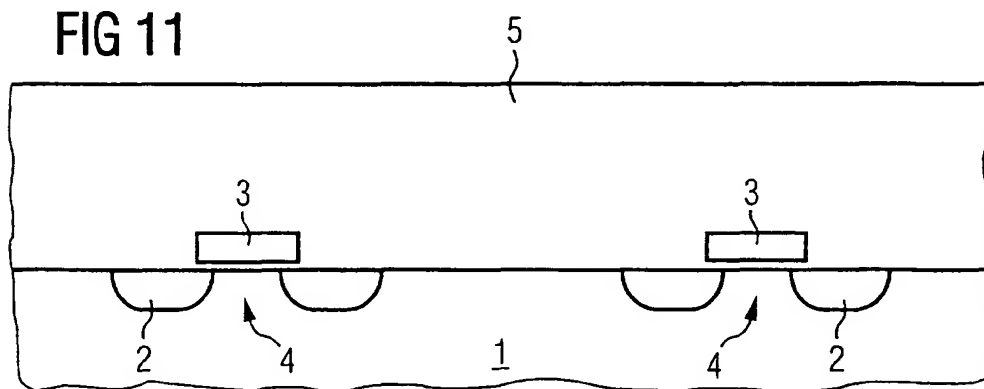


FIG 12

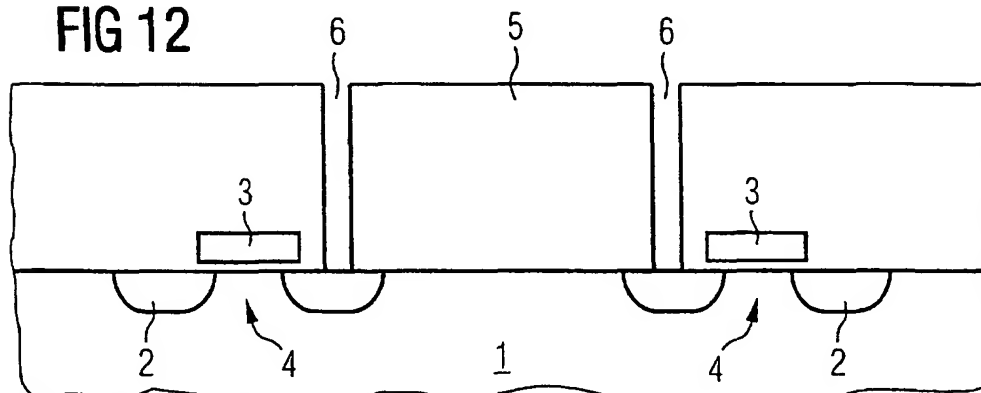


FIG 13

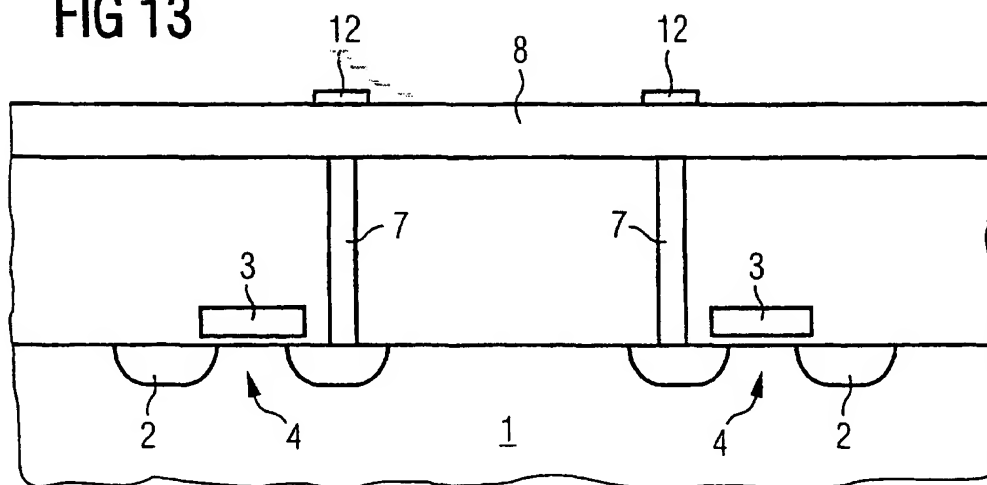


FIG 14

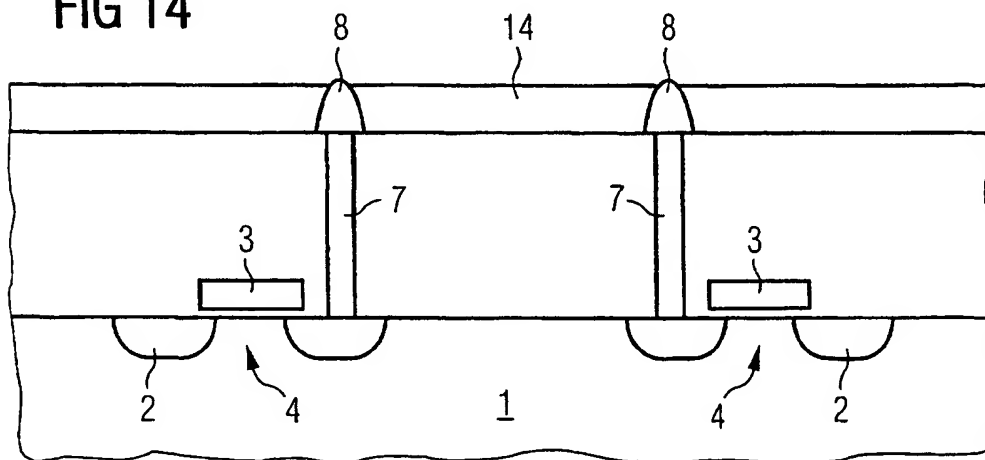


FIG 15

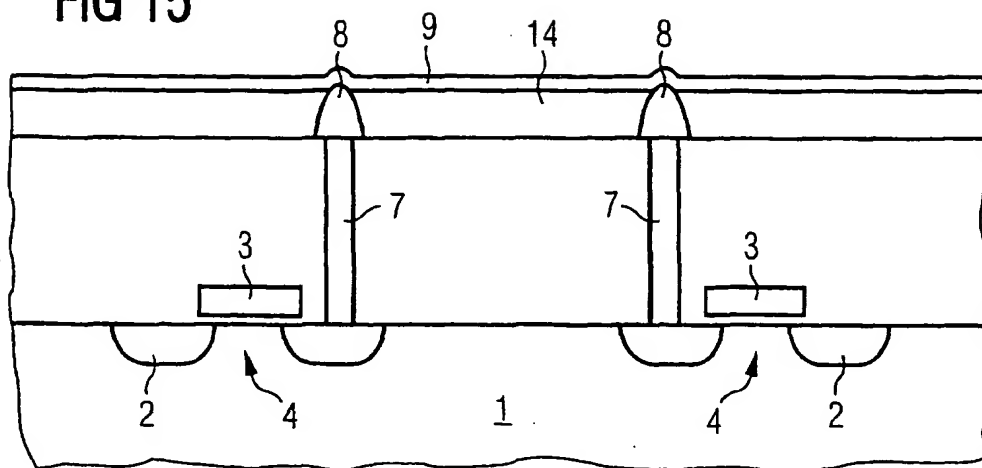


FIG 16

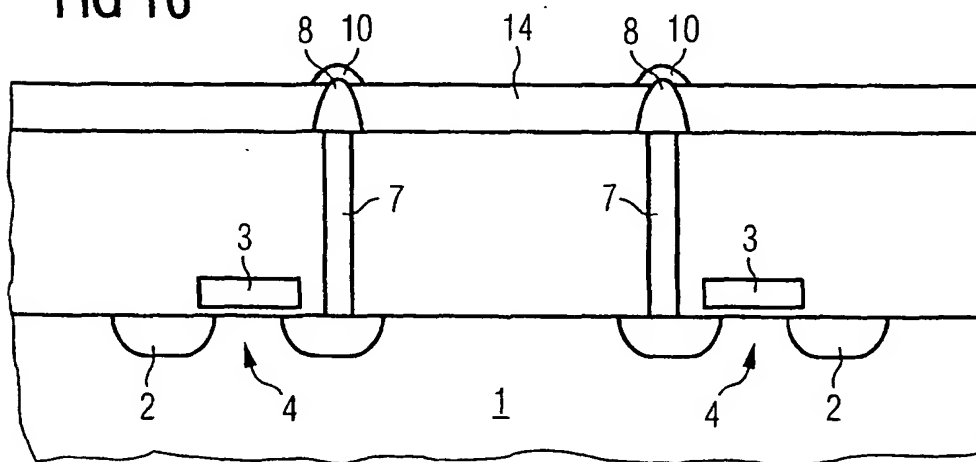
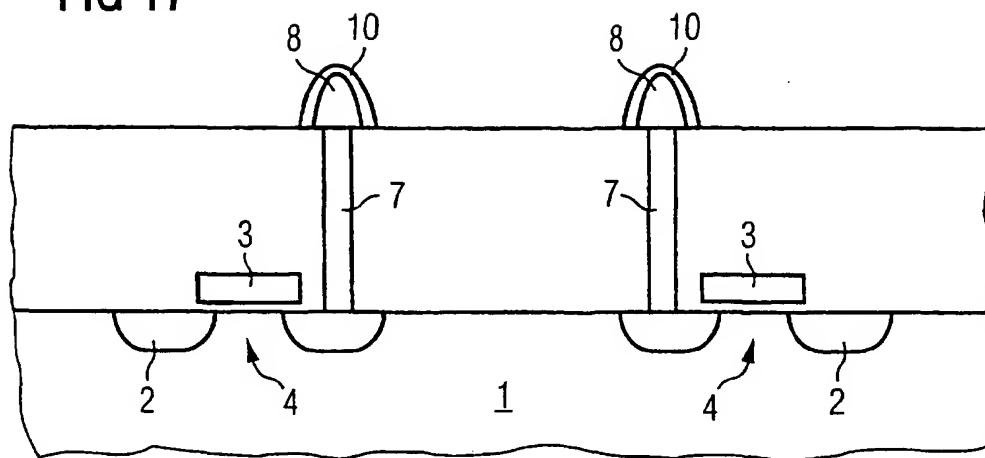


FIG 17



Method for fabricating a patterned layer

Patent Number: US2002086511
Publication date: 2002-07-04
Inventor(s): HINTERMAIER FRANK (DE); SCHINDLER GUNTHER (DE); WENDT HERMANN (DE); KASKO IGOR (DE); WEINRICH VOLKER (FR); HARTNER WALTER (US)
Applicant(s):
Requested Patent: DE19929307
Application Number: US20010027532 20011226
Priority Number (s): DE19991029307 19990625; WO2000DE01979 20000620
IPC Classification: H01L21/44; H01L21/4763; H01L27/108
EC Classification: H01L21/02B3C, H01L21/768C
Equivalents: US6495415, WO0101461

Abstract

A method for fabricating a patterned layer from a layer material. The method includes steps of: providing a substrate with at least one target region and at least one migration region; applying a layer material; adding a material to the layer material; and performing a heat treatment such that the layer material migrates from the migration region to the target region and a layer which is self-aligned and self-patterned with respect to the target region is formed. The method has the advantage that the layer material, which can often only be etched with difficulty, does not have to be patterned directly. The desired structure of the layer is predetermined by preliminarily structuring the substrate into a target region and a migration region, and is produced by the migration of the layer material as a result of the heat treatment

Data supplied from the esp@cenet database - I2

DOCKET NO: P2001,0134
SERIAL NO: _____
APPLICANT: Heike Drummer et al
LERNER AND GREENBERG P.A.
P.O. BOX 2480
HOLLYWOOD, FLORIDA 33022
TEL. (954) 925-1100